



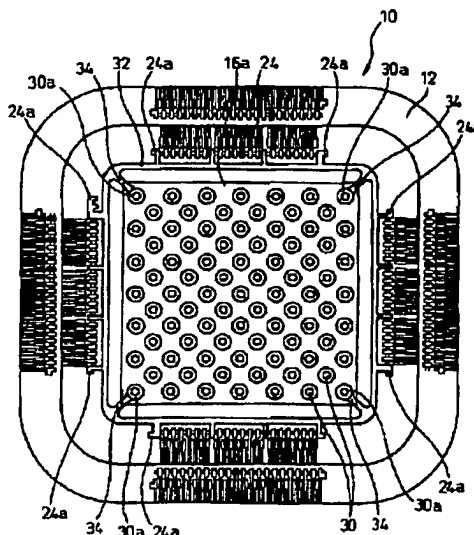
PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11345897 A**(43) Date of publication of application: **14.12.99**(51) Int. Cl. **H01L 23/12**(21) Application number: **10152833**(22) Date of filing: **02.06.98**(71) Applicant: **FUJITSU LTD**(72) Inventor: **OKADA AKIRA
KUBOTA YOSHIHIRO
ABE MITSUO**(54) **SEMICONDUCTOR DEVICE**

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent bleeding of a die attaching material from reaching bonding leads for grounding.

SOLUTION: This device is provided with a substrate 12, a semiconductor element which is attached to the substrate 12 through dice attaching material, thermal vias 30 and 30a, bonding leads 24 and 24a for a signal and for grounding, a wire which extends between the semiconductor element and the bonding leads 24 and 24a, a loop plating bonding part 32, which is provided in a loop shape on the substrate 12 between the semiconductor element and the bonding leads 24a and which is bonded with the bonding leads 24 and 24a for the ground and a plating leading wire 34, which bonds at least one of the thermal vias 30a with the plating bonding part 32, and the plating leading wire 34 is bonded with only the thermal via 30a located at the corner of the semiconductor element.



COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-345897

(43) 公開日 平成11年(1999)12月14日

(51) Int.Cl.⁴

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

E

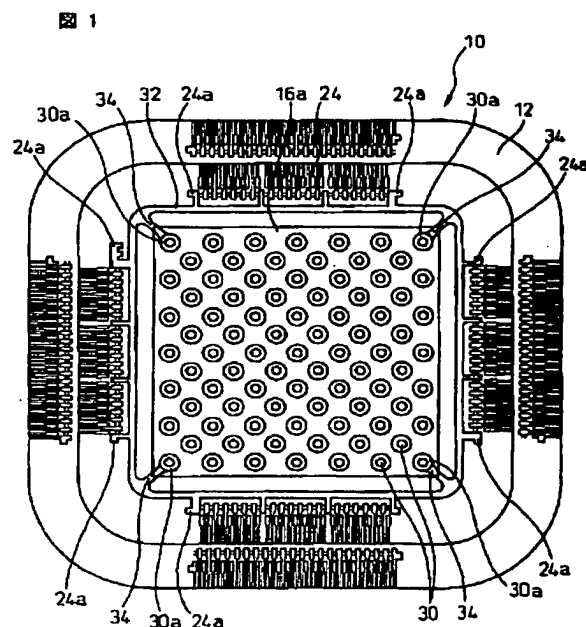
審査請求 未請求 請求項の数10 O L (全 12 頁)

(21) 出願番号	特願平10-152833	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成10年(1998)6月2日	(72) 発明者	岡田 晃 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	久保田 義浩 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	阿部 光夫 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74) 代理人	弁理士 石田 敬 (外3名)
(54) 【発明の名称】	半導体装置		

(57) 【要約】

【課題】 半導体装置に関し、グランド用のボンディンググリードにダイス付け材のブリーディングが達しないようにすることを目的とする。

【解決手段】 基板12と、基板12にダイス付け材により取付けられた半導体素子と、サーマルビア30、30aと、信号用及びグランド用のボンディンググリード24、24aと、半導体素子とボンディンググリードとの間に延びるワイヤと、半導体素子とボンディンググリードとの間で基板に環状に設けられ且つグランド用のボンディンググリードに接続された環状のメッキ接続部32と、サーマルビアの少なくとも一つ30aと環状のメッキ接続部32とを接続するメッキ引き出し線34とを備え、メッキ引き出し線34が半導体素子のコーナー部に位置するサーマルビア30aにのみ接続されている構成とする。



【特許請求の範囲】

【請求項 1】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

該メッキ引き出し線が半導体素子のコーナー部に位置するサーマルビアにのみ接続されていることを特徴とする半導体装置。

【請求項 2】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

該グランド用のボンディングリードと該半導体素子からはみ出した該ダイス付け材との間の距離を 1.5 mm 以上離すことを特徴とする半導体装置。

【請求項 3】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

該メッキ引き出し線の少なくとも一部の幅を 50 μ m 以下にすることを特徴とする半導体装置。

【請求項 4】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続

部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

05 該環状のメッキ接続部のコーナー部又は該環状のメッキ接続部の外側の空きスペースに追加のサーマルビアが設けられ、該追加のサーマルビアがメッキ引き出し線により該環状のメッキ接続部に接続されることを特徴とする半導体装置。

【請求項 5】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

20 該半導体素子のまわりの該基板にソルダーレジストが環状に塗布されていることを特徴とする半導体装置。

【請求項 6】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

30 該半導体素子が配置される該基板の部分に該サーマルビアの部分を除いてソルダーレジストが塗布されていることを特徴とする半導体装置。

【請求項 7】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

40 該グランド用のボンディングリード、該環状のメッキ接続部、及び該メッキ引き出し線の少なくとも一部をプラスト処理し、表面を荒らすことでフリーディングの進行速度を遅らせることを特徴とする半導体装置。

【請求項 8】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

該グランド用のボンディングリードの表面を金メッキし、該グランド用のボンディングリードに接続された他の部分の表面を金メッキよりも酸化しやすいメッキをすることを特徴とする半導体装置。

【請求項 9】 基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを接続するメッキ引き出し線とを備えた半導体装置において、

該金メッキよりも酸化しやすいメッキが銅メッキの場合に、銅の表面に黒化処理を行うことを特徴とする請求項 8 に記載の半導体装置。

【請求項 10】 該基板は有機基板であることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体素子をダイス付け材により基板に取付け、グランド用のボンディングリードをサーマルビアに接続した半導体装置に関する。

【0002】

【従来の技術】近年の半導体パッケージは低コスト化、小型化等の市場の要求に答える形で有機基板を用いた BGA パッケージが主流になりつつあり、特に、低コストのわりに電気特性、熱特性が優れる、四層程度の有機基板を用いた BGA パッケージの開発が進んでいる。

【0003】この半導体パッケージは有機基板の層数が少なくことから、配線の自由度が少なく、多ピンになるほど、信号用及びグランド用のボンディングリードの配線の引回しが難しくなる。その対策の一つとして、同電位のグランド用のボンディングリードのメッキ用配線をサーマルビアから引き出し、配線密度を下げるようにしている。

【0004】図 19 は従来の半導体装置を示す図である。図 19 において、半導体装置は、基板にダイス付け材により取付けられた半導体素子と、半導体素子の下方の基板の部分に設けられたサーマルビア 30 と、ボンディングリード 24 と、半導体素子 16 とボンディングリード 24 a との間に基板に環状に設けられ且つグランド用のボンディングリード 24 a に接続された環状のメッキ接続部 32 と、幾つかのサーマルビア 30 a と環状のメッキ接続部 32 とを接続するメッキ引き出し線 34 とを備えている。図 19 は半導体素子が取付けられていない状態を示し、半導体素子を取り付けるべき基板 12 のダイステージ 16 a が示されている。

【0005】グランド用のボンディングリード 24 a は、環状のメッキ接続部 32 及びメッキ引き出し線 34 によりサーマルビア 30 a に接続される。従って、グランド用のボンディングリード 24 a は、サーマルビア 30 a から電流を流すことによってメッキによって形成されることができる。信号用のボンディングリード 24 は内部の導体層を介して電流を流すことができる。ボンディングリード 24 はこうして無電界メッキ、ニッケルメッキ、及び金メッキを行うことにより形成される。

【0006】

【発明が解決しようとする課題】しかし、半導体素子 16 をダイス付け材により基板 12 に取付ける際、ダイス付け材の一部 14 a が半導体素子 16 からはみ出してしまふ問題がある。ダイス付け材の一部が基板からはみ出しても問題にならないが、ダイス付け材の一部が流れてブリーディングを生じると問題になることがある。例えば、ダイス付け材のうちの流動しやすい油脂成分等が、メッキ引き出し線 34 及び／又は環状のメッキ接続部 32 を通ってグランド用のボンディングリード 24、24 a に達すると、油脂成分等がボンディングリード 24 a の表面を覆ってしまい、半導体素子とグランド用のボンディングリード 24 a との間にワイヤボンディングを行う際にワイヤの剥離や強度劣化等の不具合が発生してしまふ。

【0007】本発明の目的は、グランド用のボンディングリードにダイス付け材のブリーディングが達しないようにした半導体装置を提供することである。

【0008】

【課題を解決するための手段】本発明の半導体装置は、基板と、該基板にダイス付け材により取付けられた半導体素子と、該半導体素子の下方の該基板の部分に設けられたサーマルビアと、該半導体素子の外側で該基板に設けられた信号用及びグランド用のボンディングリードと、該半導体素子と該ボンディングリードとの間に延びるワイヤと、該半導体素子と該ボンディングリードとの間で該基板に環状に設けられ且つグランド用のボンディングリードに接続された環状のメッキ接続部と、該サーマルビアの少なくとも一つと該環状のメッキ接続部とを

接続するメッキ引き出し線とを備えた基本的な構成を備えている。

【0009】本発明は、このような基本的な構成において、下記の特徴の少なくとも一つを含む。

(a) メッキ引き出し線が半導体素子のコーナー部に位置するサーマルビアにのみ接続されている。

(b) グランド用のボンディングリードと該半導体素子からはみ出した該ダイス付け材との間の距離を1.5mm以上離す。

【0010】(c) メッキ引き出し線の少なくとも一部の幅を50 μ m以下にする。

(d) 該環状のメッキ接続部のコーナー部又は該環状のメッキ接続部の外側の空きスペースに追加のサーマルビアが設けられ、該追加のサーマルビアがメッキ引き出し線により該環状のメッキ接続部に接続される。

(e) 半導体素子のまわりの該基板にソルダーレジストが環状に塗布されている。

【0011】(f) 半導体素子が配置される該基板の部分に該サーマルビアの部分を除いてソルダーレジストが塗布されている。

(g) グランド用のボンディングリード、該環状のメッキ接続部、及び該メッキ引き出し線の少なくとも一部をブラスト処理し、表面を荒らすことでフリーディングの進行速度を遅らせる。

【0012】(h) グランド用のボンディングリードの表面を金メッキし、該グランド用のボンディングリードに接続された他の部分の表面を金メッキよりも酸化しやすいメッキをする。

上記構成において、基板は有機基板であるのが好ましい。また、上記特徴は互いに組み合わせて構成されることができる。例えば、(a)と(g)、(a)と(h)、(b)と(g)、(b)と(h)、(c)と(g)、(c)と(h)、(d)と(g)、(d)と(h)との組み合わせ等が可能である。

【0013】

【発明の実施の形態】図1は本発明の第1実施例による半導体装置を示す平面図である。図2は図1の半導体装置を含む半導体パッケージを示す略平面図、図3は図2の半導体パッケージの部分拡大図、図4は図2の半導体パッケージの断面図である。図1は図3と同様な図で、図3の詳細な図である。

【0014】図1から図4において、半導体パッケージ10は、基板12と、基板12にダイス付け材14により取付けられた半導体素子16とを有する。ダイス付け材14は例えば接着剤中に銀粉を混合してなる銀ペーストである。図1は半導体素子16が取付けられていない状態を示し、半導体素子16を取り付けるべき基板12のダイステージ16aが示されている。

【0015】基板12は、図4に示されるように複数の有機基板12a、12bを積層した構成のものであり、

導体層18a、18b、18c、18dが有機基板12a、12bに設けられている。有機基板12a、12bの層数や導体層18a、18b、18cの層数は説明のために簡略化して示されており、本発明は図示のものに限定されるものではない。導体層18a、18b、18cは所定のパターンに従って形成され、最下部の導体層18dはグランドに接続されるものとしてベタに形成されている。はんだボール20が最上部の導体層18cに取付けられ、ソルダーレジスト22が隣接するはんだボール20の間の電気的な分離を確実にするために塗布されている。

【0016】信号用のボンディングリード24及びグランド用のボンディングリード24aが半導体素子16の外側で基板12に設けられる。信号用のボンディングリード24は導体層18aに接続され、グランド用のボンディングリード24aは後で説明する環状のメッキ接続部に接続される。ワイヤ26が半導体素子16の電極パッドとボンディングリード24、24aとの間に延びている。図4に示されるように、封止樹脂28が半導体素子16、ワイヤ26及びボンディングリード24、24aを覆って形成されている。図3及び図1は図2の封止樹脂28で覆われた部分を示している。

【0017】さらに、サーマルビア30が半導体素子16の下方の基板12の部分に設けられている。サーマルビア30は基板12の穴壁に付着した導体を含み、最下部の導体層18dに接続されている。サーマルビア30は半導体素子16の発生する熱を逃がすためのものである。図1に示されるように、環状のメッキ接続部32が、半導体素子16とボンディングリード24、24aとの間で基板12に環状に設けられる。環状のメッキ接続部32はグランド用のボンディングリード24aに接続されている。メッキ引き出し線34が幾つかのサーマルビア30aと環状のメッキ接続部32とを接続している。グランド用のボンディングリード24aは、環状の接続部32及びメッキ引き出し線34によりサーマルビア30aに接続される。従って、グランド用のボンディングリード24aは、導体層18d及びサーマルビア30aから電流を流すことによってメッキによって形成されることができる。信号用のボンディングリード24は内部の導体層18aを介して電流を流すことができる。ボンディングリード24、24aはこうして銅箔の上に無電界メッキ、ニッケルメッキ、及び金メッキを行うことにより形成される。

【0018】しかし、図19を参照して説明したように、半導体素子16をダイス付け材により基板12に取付ける際、ダイス付け材14の一部14aが半導体素子16からはみ出し、ダイス付け材14の一部が流れてフリーディングを生じる問題がある。そして、ダイス付け材14のうちの流動しやすい油脂成分等が、メッキ引き出し線34及び／又は環状のメッキ接続部32を通して

グラウンド用のボンディングリード24、24aに達すると、油脂成分等がグラウンド用のボンディングリード24aの表面を覆ってしまい、半導体素子16とグラウンド用のボンディングリード24aとの間でワイヤボンディングを行う際にワイヤ26の剥離や強度劣化等の不具合が発生してしまう。

【0019】そこで、図1に示す半導体パッケージ10では、メッキ引き出し線34が半導体素子16のコーナ一部に位置するサーマルビア30aにのみ接続されている。これによって、サーマルビア30aからグラウンド用のボンディングリード24aまでのメッキ部分の長さが長くなり、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止することができる。これに対して、図19においては、メッキ引き出し線34が矩形状のメッキ接続部32の辺上にあり、サーマルビア30aとグラウンド用のボンディングリード24aとの距離がかなり近かった。

【0020】ダイス付け材14のブリーディングはメッキ面のように液体がしみ込みにくい表面上で進行しやすい。有機基板12の表面では液体がしみ込みやすいので、ダイス付け材14のブリーディングは有機基板12の表面ではほとんど進行しない。そのために、メッキ引き出し線34及び環状のメッキ接続部32に接続されていない信号用のボンディングリード24においては、ダイス付け材14のブリーディングは生じない。

【0021】図5は本発明の第2実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止するために、グラウンド用のボンディングリード24aと半導体素子16からはみ出したダイス付け材14aとの間の距離Dを1.5mm以上離すようにした。図5のように、メッキ引き出し線34が矩形状のメッキ接続部32の各辺へ向かって垂直に延び、従ってグラウンド用のボンディングリード24aへ向かって最短距離で延びる場合、グラウンド用のボンディングリード24aと半導体素子16からはみ出したダイス付け材14aとの間の距離Dと、ブリード距離との関係は重要である。

【0022】図20はメッキ引き出し線34の線幅とダイス付け材14のブリーディング（ブリード）の長さとの関係を実験により調べた結果を示す図である。実験においては、ダイス付け材14として比較的にブリーディングの発生しやすいAgペースト（エイブルステック社の84-1 LMI）を使用した。メッキ引き出し線34のメッキ線幅が大きいほど、ブリーディング（ブリード）の長さは長くなる。メッキ線幅が標準的な150μmとすれば、150℃/1Hで加熱硬化した場合、ブリーディングの長さは1.3mmであった。つまり、グラウンド用のボンディングリード24aと半導体素子16からはみ出したダイス付け材14aとの間の距離Dが1.3mm以上であれば、ダイス付け材14のブリーディン

グがグラウンド用のボンディングリード24aへ達することはない。マージンを見て、グラウンド用のボンディングリード24aと半導体素子16からはみ出したダイス付け材14aとの間の距離Dを1.5mm以上とすれば、ブリーディングによる不具合の発生はないと言える。なお、半導体素子16からはみ出したダイス付け材14aの位置は、最大値として統計的にほぼ一定している。

【0023】図6は本発明の第3実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止するために、メッキ引き出し線34の幅Lを50μm以下にするものである。これも同様に図20の実験結果によるものである。メッキ線幅が50μmのときのブリーディング長さは0.3mmであった。そこで、メッキ線幅を50μm以下にすれば、上記した距離Dが0.5mmであっても、問題ないと言える。距離Dが0.5mmはかなり密度をつめた場合の値である。

【0024】図7は図6の変形例を示す図である。この実施例では、メッキ引き出し線34の一部の幅Lを50μm以下にするものである。この場合にも、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止することができる。図8は本発明の第4実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止するために、環状のメッキ接続部32のコーナ一部又は環状のメッキ接続部32の外側の空きスペースに追加のサーマルビア30bが設けられ、追加のサーマルビア30bがメッキ引き出し線34により環状のメッキ接続部32に接続される。追加のサーマルビア30bが導体層18d（図4）に接続されることは言うまでもない。こうすれば、メッキ引き出し線34はダイス付け材14のはみ出し部分から遠く離れた位置にあるので、ダイス付け材14のブリーディングが生じても、グラウンド用のボンディングリード24aはダイス付け材14のブリーディングと接触しない。なお、追加のサーマルビア30bはその他のサーマルビア30とは規則性の外れた位置にある。

【0025】図9は本発明の第5実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達するのを防止するために、半導体素子16のまわりの基板12にソルダーレジスト36が環状に塗布されている。ソルダーレジスト36は実質的に矩形状のメッキ接続部32の上に塗布される。ソルダーレジスト36はダイス付け材14の油脂成分等の流れを阻止し、ブリーディングをが生じにくくする。ソルダーレジスト36はダム状に上方に突出し、ダイス付け材14がソルダーレジスト36の外側へ流れ出すのを防止する。従って、ダイス付け材14のブリーディングがグラウンド用のボンディングリード24aへ達することがない。

【0026】図10は本発明の第6実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがランド用のボンディングリード24aへ達するのを防止するために、半導体素子16が配置される基板12の部分（ダイステージの部分）にサーマルビア30、30aの部分を除いてソルダーレジスト36が塗布されている。ソルダーレジスト36はダイス付け材14の油脂成分等の流れを阻止し、ブリーディングをが生じにくくする。

【0027】図11は本発明の第7実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがランド用のボンディングリード24aへ達するのを防止するために、ランド用のボンディングリード24a、環状のメッキ接続部32、及びメッキ引き出し線34の少なくとも一部をブラスト処理（砥粒研磨）し、表面を荒らすことでブリーディングの進行速度を遅らせるようにした。一般的な対象表面の表面粗度が細かいほどブリーディング距離が長くなる傾向がある。この実施例では、Auメッキ全面をブラスト処理（砥粒研磨）し、表面を荒くした。

【0028】図21は、メッキ部品を高温状態で放置し、酸化しやすい条件の下でブリード長さを調べた実験結果を示す図である。図21は、高温（150℃）での放置時間が長くなれば、メッキ部品の表面は酸化が進み、酸化が進むにつれてブリード長さが短くなることを示している。つまり、メッキ部品の表面が酸化しやすいほど、ブリード長さが短くなる。

【0029】図22はメッキ部品の表面処理とブリード長さとの関係調べた実験結果を示す図である。メッキ部品の表面が、金メッキ、ニッケルメッキ、銅メッキの順にブリード長さが短くなる。ブラスト処理を行ったり、黒化処理を行ったりすれば、ブリード長さがさらに短くなる。ランド用のボンディングリード24a、環状のメッキ接続部32、及びメッキ引き出し線34は、無電界メッキ、ニッケルメッキ、及び金メッキを行うことにより形成される。従って、これらのメッキ部品の表面は金の層である。図22を参照すると、これらのメッキ部品の表面が金の層のままであるよりも金の層にブラスト処理を行う方がブリード距離を短くすることができることが分かる。

【0030】図12は本発明の第7実施例を示す図である。この実施例では、ダイス付け材14のブリーディングがランド用のボンディングリード24aへ達するのを防止するために、ランド用のボンディングリード24aの表面を金メッキし、ランド用のボンディングリード24aに接続された他の部分（環状のメッキ接続部32、及びメッキ引き出し線34）の表面を金メッキよりも酸化しやすいメッキをする。

【0031】図12においては、ランド用のボンディングリード24aの表面を金メッキし、環状のメッキ接

続部32及びメッキ引き出し線34の表面はニッケルメッキとされている。図13は図12の変形例を示している。この例では、ランド用のボンディングリード24aの表面を金メッキし、環状のメッキ接続部32及びメッキ引き出し線34の表面は銅メッキとされている。

【0032】図12及び図13に示されるように、ランド用のボンディングリード24aの表面を金メッキとすることによりボンディングに必要な性質を備え、環状のメッキ接続部32及びメッキ引き出し線34の表面を金メッキよりも酸化しやすいメッキとすることにより、図21及び図22から分かるように、ブリード距離を短くすることができる。

【0033】図14は図13の変形例を示す図である。この例では、ランド用のボンディングリード24aの表面を金メッキし、環状のメッキ接続部32及びメッキ引き出し線34の表面は銅とされているとともに、銅メッキの部分は黒化処理をされている。黒化処理とは銅アルマイト処理のことであり、銅の表面にポーラスな酸化膜層を形成するため、アンカー効果により密着力を増加することができる。このため、さらに、ブリード距離を短くすることができる。

【0034】図15は図11の変形例を示す図である。この実施例では、メッキ引き出し部34のみブラスト処理し、表面を荒らすことでブリーディングの進行速度を遅らせる。図16は図12の変形例を示す図である。この実施例では、ランド用のボンディングリード24a及び環状のメッキ接続部32の表面を金メッキし、メッキ引き出し部3のみニッケルメッキにした。これによって、メッキ引き出し部3でのブリーディングの進行速度を遅らせる。

【0035】図17は図13の変形例を示す図である。この実施例では、ランド用のボンディングリード24a及び環状のメッキ接続部32の表面を金メッキし、メッキ引き出し部3のみ銅メッキにした。これによって、メッキ引き出し部3でのブリーディングの進行速度を遅らせる。図18は図17の変形例を示す図である。この実施例では、ランド用のボンディングリード24a及び環状のメッキ接続部32の表面を金メッキし、メッキ引き出し部3のみ銅メッキにし、さらに銅メッキの部分に黒化処理を行った。これによって、メッキ引き出し部3でのブリーディングの進行速度を遅らせる。

【0036】

【発明の効果】以上説明したように、本発明によれば、ランド用のボンディングリードにダイス付け材のブリーディングが達しないようにした半導体装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例による半導体装置を示す平面図である。

【図2】図1の半導体装置を含む半導体パッケージを示

す略平面図である。

【図 3】図 2 の半導体パッケージの部分拡大図である。

【図 4】図 2 の半導体パッケージの断面図である。

【図 5】本発明の第 2 実施例による半導体装置を示す平面図である。

【図 6】本発明の第 3 実施例による半導体装置を示す平面図である。

【図 7】図 6 の変形例を示す図である。

【図 8】本発明の第 4 実施例による半導体装置を示す平面図である。

【図 9】本発明の第 5 実施例による半導体装置を示す平面図である。

【図 10】本発明の第 6 実施例による半導体装置を示す平面図である。

【図 11】本発明の第 7 実施例による半導体装置を示す平面図である。

【図 12】本発明の第 8 実施例による半導体装置を示す平面図である。

【図 13】図 12 のニッケルに対して銅メッキとした変形例を示す図である。

【図 14】図 13 の銅メッキに対して黒化処理を行った変形例を示す図である。

【図 15】図 11 のプラスト処理の変形例を示す図である。

【図 16】図 12 の変形例を示す図である。

【図 17】図 13 の変形例を示す図である。

【図 18】図 17 の変形例を示す図である。

【図 19】従来技術を説明する図である。

【図 20】メッキ引き出し線の線幅とダイス付け材のブリーディングの長さとの関係を示す図である。

【図 21】酸化しやすい条件の下でブリード長さを調べた結果を示す図である。

【図 22】メッキ部品の表面処理とブリード長さとの関係を示す図である。

10 【符号の説明】

10…半導体パッケージ

12…基板

14…ダイス付け材

16…半導体素子

15 18a、18b、18c、18d…導体層

20…はんだボール

24…信号用のボンディングリード

24a…グランド用のボンディングリード

26…ワイヤ

20 28…封止樹脂

30、30a…サーマルビア

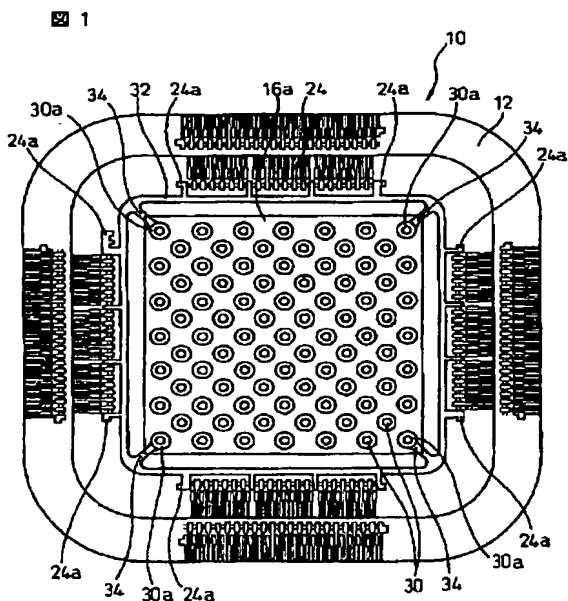
32…メッキ接続部

34…メッキ引き出し線

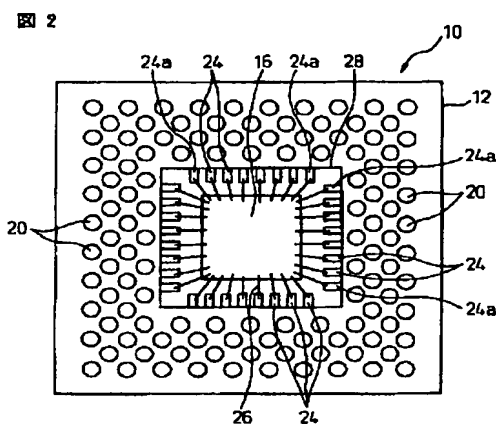
36…ソルダーレジスト

25

【図 1】

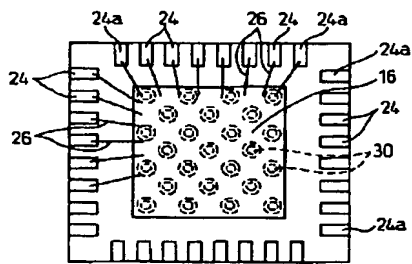


【図 2】

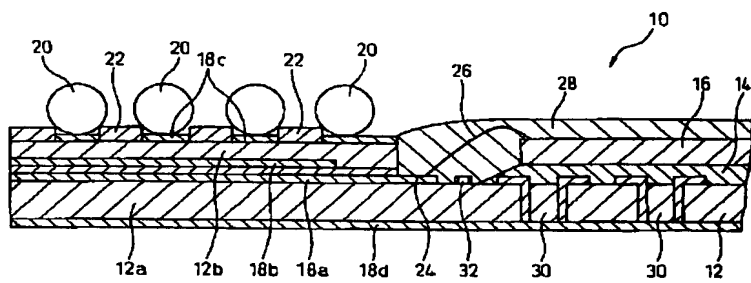


【図 3】

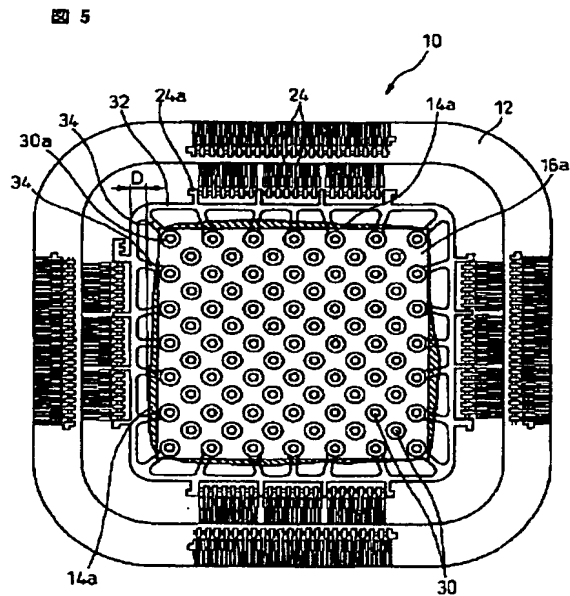
図 3



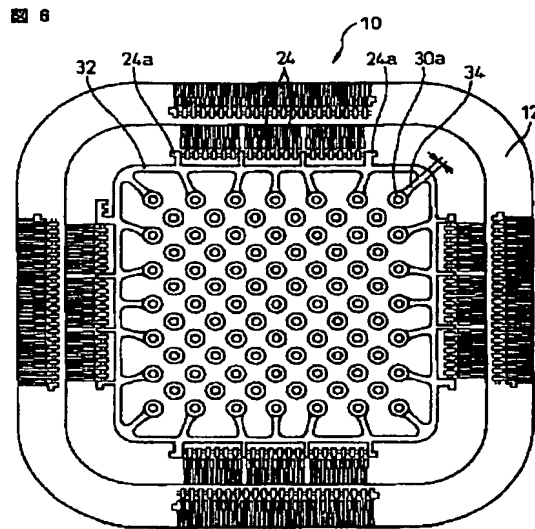
【図 4】



【図 5】



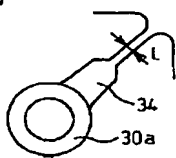
【図 6】



【図 21】

【図 7】

図 7



【図 20】

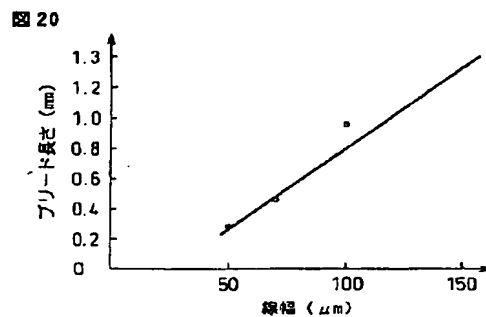
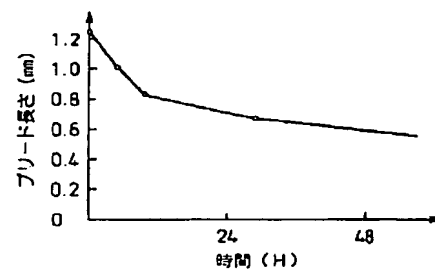
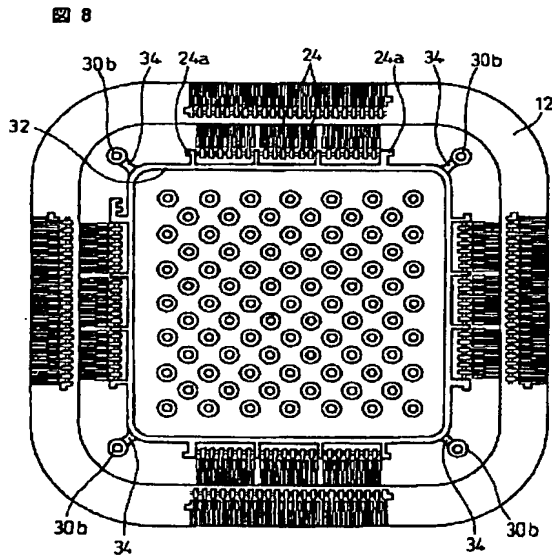


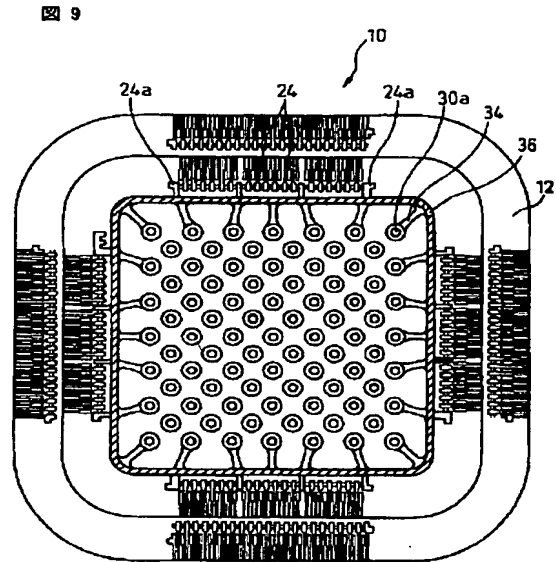
図 21



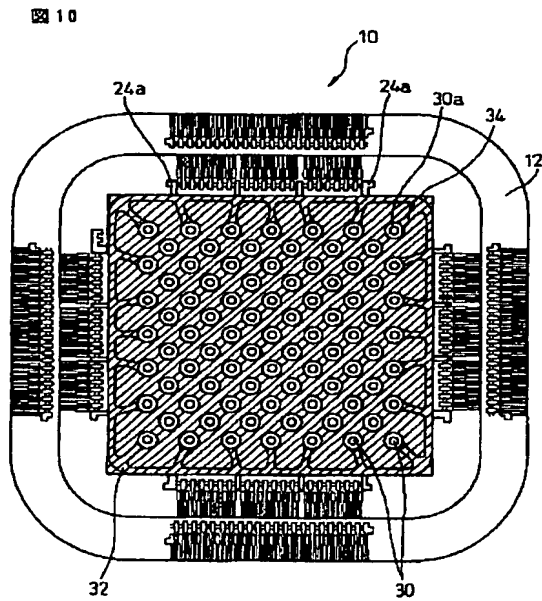
【図 8】



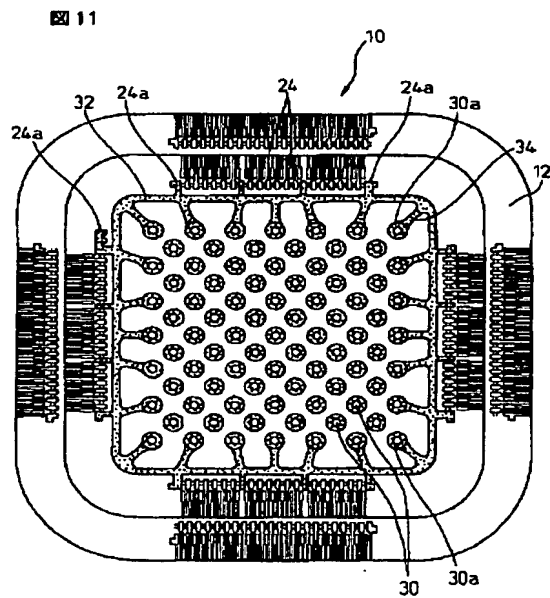
【図 9】



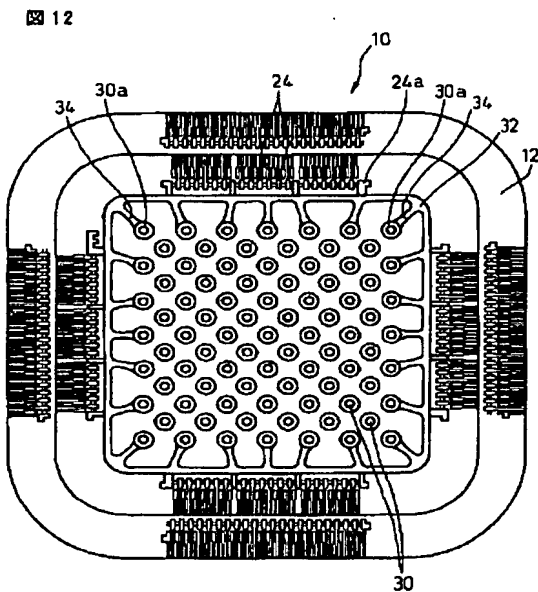
【図 10】



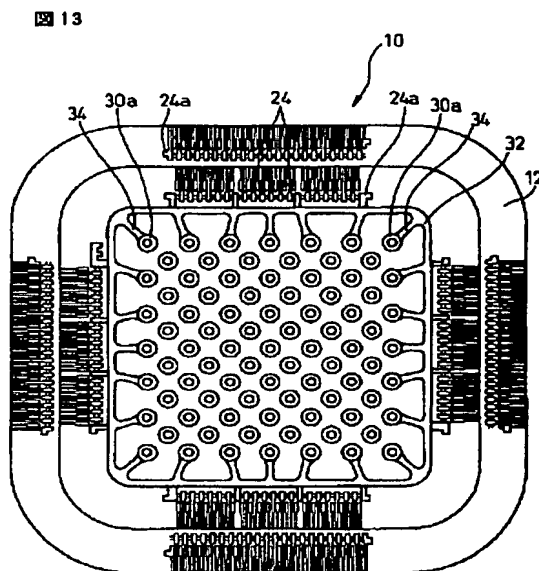
【図 11】



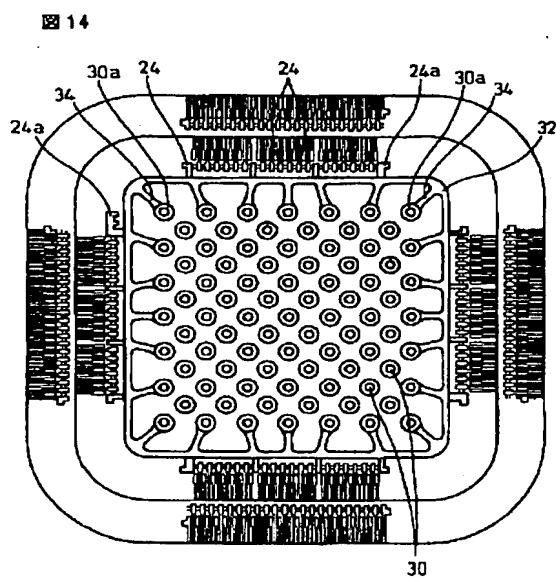
【図 12】



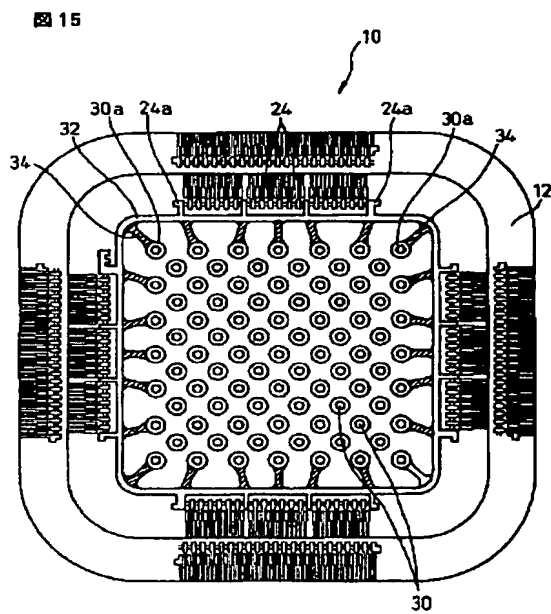
【図 13】



【図 14】

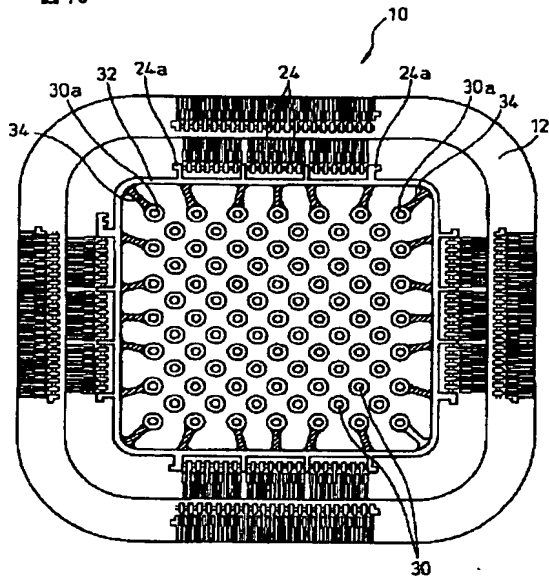


【図 15】



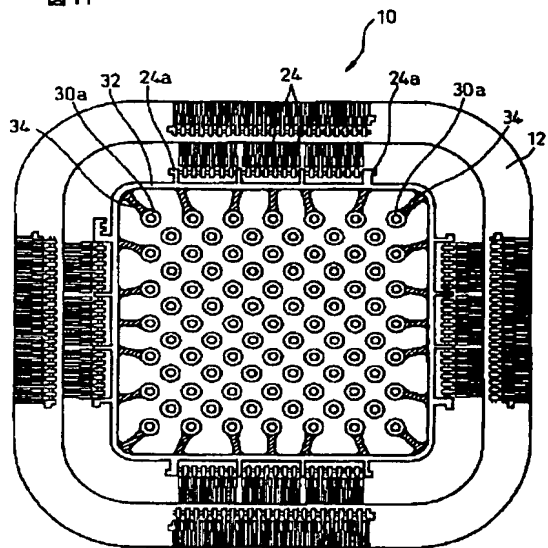
【図 16】

図 16



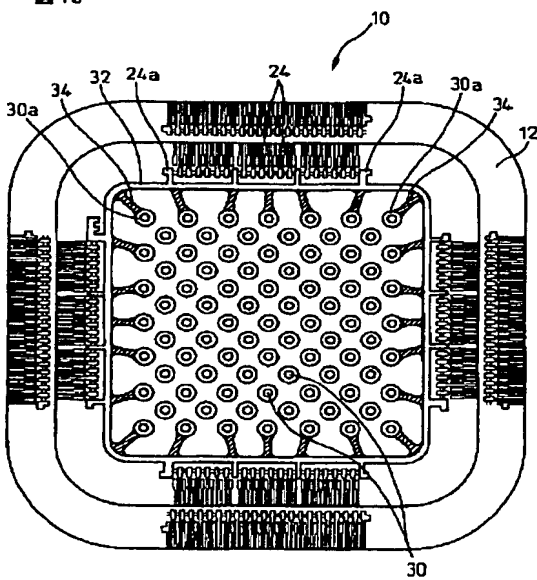
【図 17】

図 17



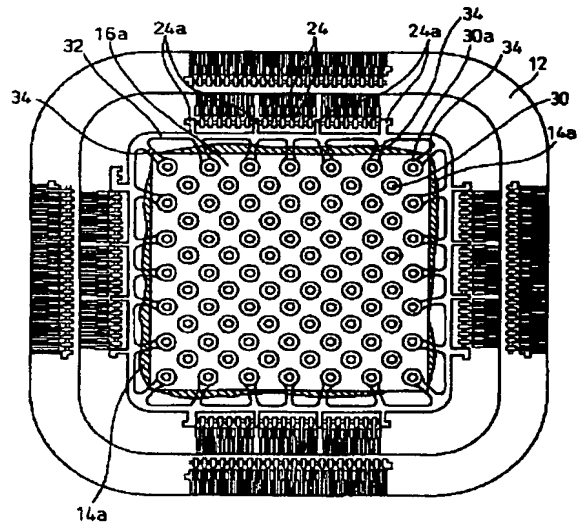
【図 18】

図 18



【図 19】

図 19



【図 2 2】

図 22

